

LES PROCESSEURS DE TRAITEMENT NUMÉRIQUE DU SIGNAL DSP

(DIGITAL SIGNAL PROCESSORS)



Syllabus

□ **Description:**

- Etude de l'architecture des processeurs de traitement numérique du signal (DSP)

□ **Objectifs :**

- Connaître l'architecture interne d'un DSP
- Maîtriser les outils de développement (soft / hard).
- **Maîtriser le workflow d'implémentation d'un algorithme de TNS sur un DSP.**

Syllabus

□ Sommaire:

- ▣ Chapitre 1 : Généralités
- ▣ Chapitre 2 : Virgule Fixe vs Virgule Flottante
- ▣ Chapitre 3 : Architecture DSP
- ▣ Chapitre 4 : Programmation DSP
- ▣ Chapitre 5 : Gestion mémoire DSP
- ▣ Chapitre 6 : Méthodes d'implémentation d'un algorithme de TNS

CHAPITRE 1

Généralités

Plan

□ **Traitement numérique du signal (TNS)**

- Introduction
- Avantages/inconvénients
- Domaines d'applications
- Principaux algorithmes
- Contraintes d'implémentation

□ **Les processeurs de TNS ou DSP**

- Définition
- Historique
- Différentes classes
- Différentes familles
- Alternatives existantes

Traitement numérique du signal

□ Question:

- ▣ Pourquoi doit-on passer par un système de TNS si l'entrée et la sortie du système est purement analogique ?



Avantages / Inconvénients



Avantages:

- ❑ Résistance aux facteurs environnementaux
- ❑ Précision déterministe
- ❑ Flexibilité (reprogrammable)
- ❑ Facilite certains traitements non possible en analogique
(ex: reconnaissance de la parole)

Inconvénients:

- ❑ Dépendant de la fréquence d'échantillonnage

Principaux algorithmes

□ Analyse spectrale

- FFT

□ Filtrage discret

- RIF

- RII

□ Filtrage adaptatif

- LMS

□ Communication numérique

- Modulations numériques (PSK...)

□ Traitement Image/vidéo

- DFT/DHT

- DCT/DWT

- WHT

Domaines d'applications

□ **Audio**

- ▣ Débruitage / Annulation Echo / Mixage

□ **Image / Vidéo**

- ▣ Traitement / Compression / Codec

□ **Instrumentation**

- ▣ Génération signaux / Analyse spectrale

□ **Biomédicale**

- ▣ Radiographie / EEG / ECG

□ **Communication et cryptographie**

- ▣ Filaire / Sans fil / Radio logicielle

□ **Radar / Satellite / Navigation**

- ▣ SONAR / SAR / GPS

□ **Vision Machine et Biométrie**

□ **Contrôle**

- ▣ Machines / Moteurs / Robots

Contraintes d'implémentation

- Ces algorithmes sont basés sur le calcul du produit scalaire (vecteurs/ matrices)

- DFT: $X[k] = \sum_{n=0}^{N-1} x[n] e^{-j2\pi \frac{n}{N} k}$, $k = 0, 1, 2, \dots, N - 1$

- Filtre RIF: $y[n] = \sum_{k=0}^{N-1} b_k \cdot x[n - k]$

- Utilisent des opérations élémentaires :

- $\mathbf{Z} = \sum X \cdot Y \leftrightarrow \text{Acc} \leftarrow \text{Acc} + (X[k] \cdot Y[k])$

- MUL + Accumulation ou opération MAC (Multiply-Accumulate)

Contraintes d'implémentation

■ Besoin des applications

- Systèmes embarqués
- Traitement du flux de données:
 - En temps réel ou en OFFLINE ?
- Précision:
 - Virgule fixe ou flottante ?
- Bande passante importante
 - Gestion mémoire complexe!

■ Contraintes en temps-réel

- Calcul rapide et répétitif (en boucle)
- Latence minimale sortie/entrée
 - Dépendante de f_e et de l'application

■ Contraintes en embarqué:

- Cout réduit / faible consommation / faible encombrement matériel (mobilité)

■ Vers une architecture dédiée au TNS ?

Les processeurs de TNS (DSP)

□ Définition:

- Un **DSP** est un processeur numérique qui possède une architecture (**hardware** et **software**) adaptée au TNS en temps réel avec un cout faible et une faible consommation énergétique.
- Particularité de l'architecture des DSP:
 - Jeu d'instruction adapté aux opérations élémentaires du TNS
 - Unités MAC matérielles : **N MAC / cycle** , $N \geq 1$
 - Accélération matérielle des boucles (registres compteurs boucles dédiés)
 - Gestion mémoire particulière (Accès multiples + unité de génération d'adresses)
 - Adressage circulaire: filtres FIR
 - Adressage spécifique: Bits-inversés FFT
 - Plusieurs chemins de données ou data paths sur différentes unités calcul (virgule fixe ou flottante)

Historique

Première génération	Deuxième génération	Troisième génération	Quatrième génération
<ul style="list-style-type: none">• 16 bits• Premier DSP à grand succès en 1982:• TI TMS32010• 1 MAC en 390ns	<ul style="list-style-type: none">• 24 bits• Accélération matérielle des boucles• Motorola 56000 @ 33 MHz• 1 MAC en 21ns• MAC• 1,8ms FFT Complexe 1k	<ul style="list-style-type: none">• 24bits• Coprocesseurs• Parallélisme• Motorola MC68356	<ul style="list-style-type: none">• Nouvelles architectures d'instructions• SIMD (Single Instr. / Multiple Data)• VLIW (Very long instruction word)• TI TMS320C6x• 1 MAC en 3ns

Historique

□ DSP Aujourd'hui:

- Cout faible : 1,5\$ → 300\$
- Consommation faible:
 - Peut atteindre les 0.15 mW/ MHz
- Hautes performances:
 - Multi-coeurs / multi-DSP
 - 8000 MIPS/ 40 GMAC
 - 20 GFLOP @ 1,2 GHz

□ Compatibilité:

■ Intégration en coprocesseur:

- SoC (System on Chip)

■ Différents périphériques E/S :

- GPIO /Port série UART, I2C,SPI ...
- PCI / GbE ...etc

□ Classification:

- Virgule fixe
- Virgule flottante

Différentes Classes

- **DSP à virgule fixe:**
 - ▣ Utile pour des applications ne nécessitant pas une précision critique
 - 90% des cas
 - 16bits ou 24bits (Minimum 2^{16} représentations possibles)
 - Entiers non signés ou signés au format Q en général
 - Cout faible / Puissance Faible / Traitement rapide
 - Programmation difficile qu'un DSP à virgule flottante

Différentes Classes

- **DSP à virgule flottante:**
 - ▣ Utile pour des applications nécessitant une précision critique:
 - 10% des cas
 - 32 bits ou 64bits (2^{32} représentations possible au minimum)
 - Format IEEE 754 (Float)
 - Très grande précision
 - Cout élevé / Puissance élevée / Traitement lent
 - Programmation plus facile qu'un DSP à virgule fixe

Différentes Familles

Principaux fournisseurs de DSP

- ▣ **TEXAS INSTRUMENTS TI :**

- <http://www.ti.com/processors/dsp/overview.html>

- ▣ **ANALOG DEVICE ADI:**

- <http://www.analog.com/en/products/processors-dsp.html>

- ▣ **CEVA (DSP pour la 5G mobile) :**

- <https://www.ceva-dsp.com/>

Différentes Familles de DSP

TEXAS INSTRUMENTS

- **C5000 ou C5x @ 50-200 MHz**
 - À virgule fixe 16bits et offre jusqu'à 400 MMAC @ 200MHz
 - Meilleur rapport performance / puissance : jusqu'à 0.15 mW/ MHz
 - Applications à faible puissance : Stations mobiles sans fil / Modem / Biométrie
- **C6000 ou C6x jusqu'à 1,2Ghz**
 - À virgule fixe/flottante ou les deux et offre jusqu'à 40 GMAC/20 GFLOP @ 1.2GHz (C66x)
 - Maximum de performances: peut avoir un ou plusieurs cœurs (x Nombre de cœurs)
 - Télécom / Traitement image & vidéo / Stations de base sans fils / Radar / instrumentation médicale...

DSP vs. μ P vs. MCU

- Un processeur DSP peut inclure également:
 - Les fonctions de base d'un microprocesseur à usage général
 - GPP (General Purpose Processor)
 - Les fonctions de contrôle d'un microcontrôleur
 - MCU (Microcontroller Unit)
- Le choix du processeur à utiliser repose sur les besoins et les contraintes de l'application visée

Exemple 1: μ P vs. DSP

□ Benchmark μ P vs. DSP:

- Cortex-A15: microprocesseur **multi-cœur** (famille ARM)
 - <http://www.ti.com/processors/sitara/arm-cortex-a15/overview.html>
- TMS320C66x DSP à **un seul cœur** (famille C6000 Texas Instruments)
 - <http://www.ti.com/processors/dsp/getting-started/core-benchmarks.html>

Algorithme	TMS320C66x #Cycles	TMS320C66x @ 1GHz	Cortex-A15 #Cycles	Cortex-A15 @ 1GHz
FFT Complexe 1k	6269	6,27 μ S	43916	43,92 μ S
FIR Complexe 128 échan. 16 coeff	2646	2,65 μ S	26072	26,07 μ S

Exemple2: ADI vs. TI

□ Benchmark DSP: ANALOG DEVICES ADI vs Texas Instrument TI:

▣ Source: Berkley Devices Technology, Inc (BDTi)

Figure 1. LMS Adaptive FIR Execution Times
(lower is better)

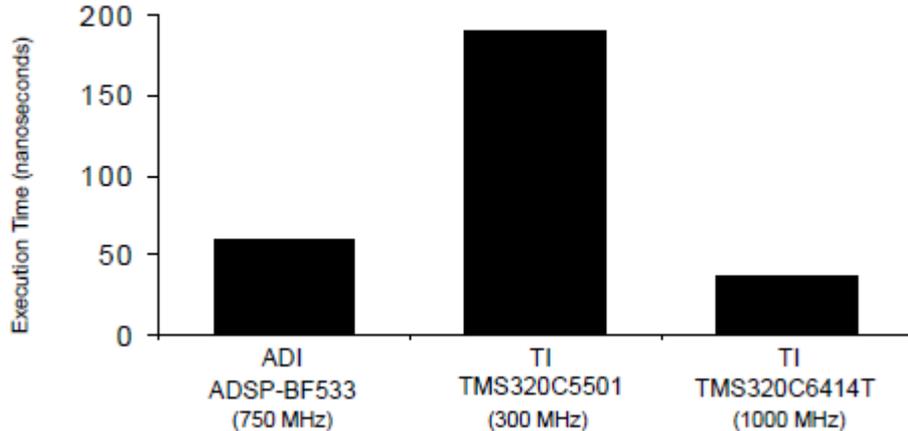
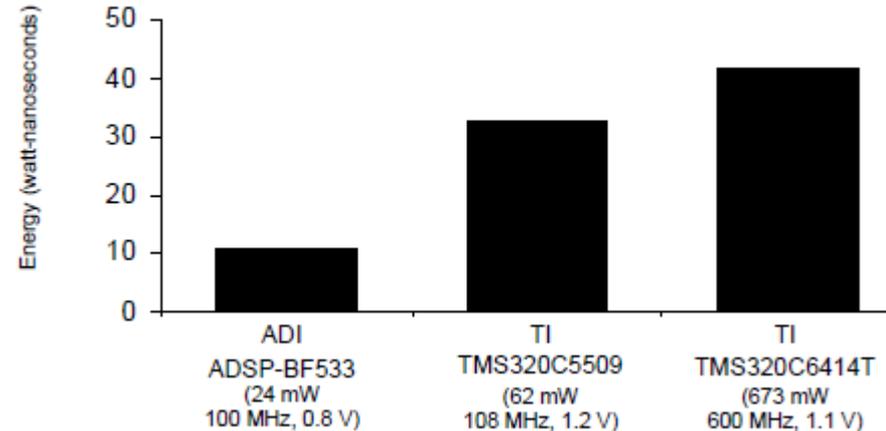


Figure 2. Energy Consumption for LMS Adaptive FIR
(lower is better)



Autres Alternatives aux DSP

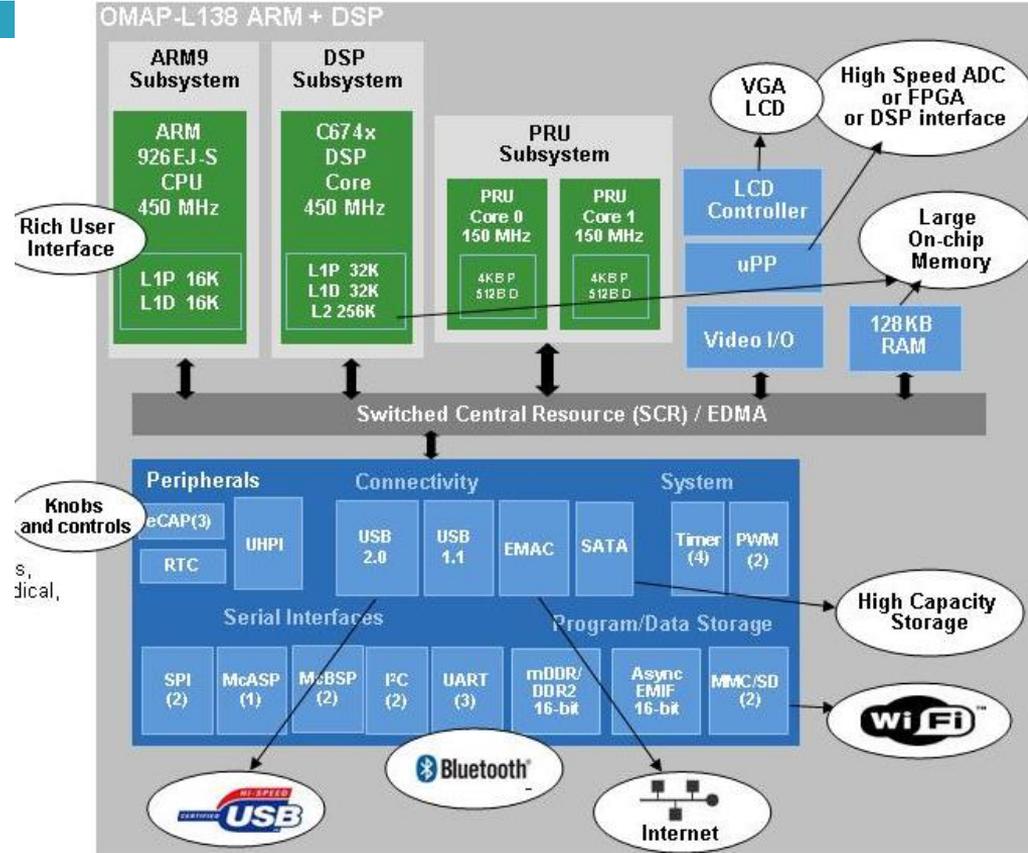
- ▣ **ASIC: Application Specific Integrated Circuit**
 - Non reprogrammable

- ▣ **FPGA: Field-Programmable Gate Array**
 - Développement complexe
 - Dédié seulement à une application spécifique (Ex: RIF)
 - Cout élevé par rapport au DSP

Autres Alternatives aux DSP

SoC: Système-on-Chip:

- Une solution plus chère mais complète
- Inclut un ou plusieurs DSP
- Exemple:
 - OMAP (Open Multimedia Applications Platform)



Source: TI